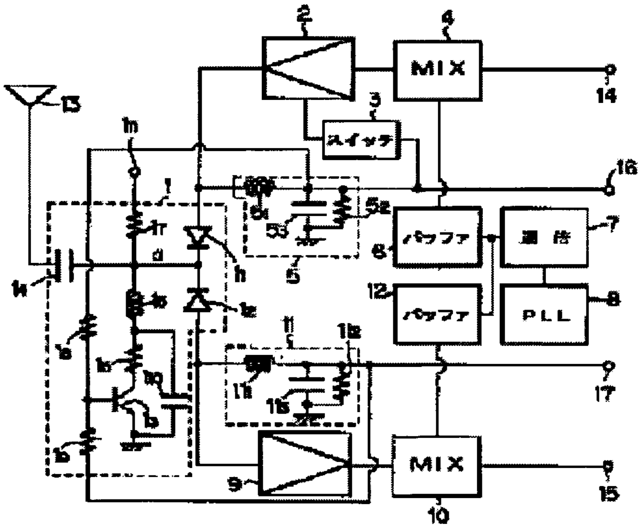
TRANSMISSION RECEPTION SWITCHING CIRCUIT

Patent number: JP2000286744
Publication date: 2000-10-13
Inventor: SUGANO SUSUMU
Applicant: ALPS ELECTRIC CO LTD
Classification:
- international: H04B1/48
- european:
Application number: JP19990089961 19990330
Priority number(s):

Report a data error here

Abstract of **JP2000286744**

PROBLEM TO BE SOLVED: To obtain a transmission reception switching circuit by which a leakage signal fed to a common use antenna through a transmitter side diode is reduced for a transmission slot preceding period before a transmission slot period where the operation of a phase locked loop(PLL) is started.
SOLUTION: The transmission reception switching circuit includes a transmitter side diode 11 in series connection between signal transmission units 2-8 and a common use antenna 13 and a receiver side diode 12 connected in series between the common use antenna 13 and signal reception units 8-12, the transmitter side diode 11 receives a reverse bias voltage in a transmission slot precedence period where the operation of a phase locked loop 8 is started before a transmission slot period to reach a deep turn-off state and receives a forward bias voltage for the transmission slot period to reach an ON state.



Data supplied from the ***esp@cenet*** database - Patent Abstracts of Japan

2-2

[JP,2000-286744,A]

[Claim(s)]

[Claim 1] The transmitting-side diode by which the series connection was carried out between the signal transmitting unit and the common antenna, The receiving-side diode by which the series connection was carried out between said common antenna and the signal receiving unit is included. And said transmitting-side diode The transmission-and-reception electronic switch characterized by a reverse bias electrical potential difference being impressed to the transmitting slot lead time by which actuation of the phase-locked loop before a transmitting slot period is started, and being turned off [deep], and impressing a forward bias electrical potential difference to said transmitting slot period, and being turned on.

[Claim 2] It is the transmission-and-reception electronic switch according to claim 1 characterized by connecting the partial pressure circuit where said transmitting-side diode contains in an end the control transistor driven by the transmission-control signal, and for said partial pressure circuit impressing a reverse bias electrical potential difference to said transmitting-side diode at the time of un-impressing [of said transmission-control signal], and impressing a forward bias electrical potential difference to said transmitting-side diode at the time of impression of said transmission-control signal.

[Claim 3] Said partial pressure circuit is a transmission-and-reception electronic switch according to claim 2 characterized by consisting of a series connection of said control transistor and resistance-type potential divider at least, and connecting the partial pressure point of said resistance-type potential divider to the end of said transmitting-side diode.

[Claim 4] It is the transmission-and-reception electronic switch according to claim 1 which the partial pressure circuit where said receiving-side diode contains in an end the control transistor driven by the reception-control signal is connected, and is characterized by said partial pressure circuit impressing a forward bias electrical potential difference to receiving-side diode at the time of impression of said reception-control signal.

[Claim 5] Said partial pressure circuit connected to said partial pressure circuit connected to said transmitting-side diode and said receiving-side diode is a transmission-and-reception electronic switch according to claim 2 to 4 which is a common thing and is characterized by driving said control transistor by said transmission-control signal and said reception-control signal.

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the transmission-and-reception electronic switch which makes a signal transmitting unit at a common antenna, and makes change connection of the signal receiving unit at a common antenna at the time of signal reception at the time of signal transmission especially with respect to a transmission-and-reception electronic switch including transmitting-side diode and receiving-side diode.

[0002]

[Description of the Prior Art] Conventionally, the telephone of time-sharing duplex (TDD) methods, such as portable telephone and a cordless telephone machine, is equipped with the signal transmitting unit, the signal receiving unit, and the common antenna, and the transmission-and-reception electronic switch which contains diode in the change connection between a signal transmitting unit and a common antenna and the change connection between a signal receiving unit and a common antenna is used. And this transmission-and-reception electronic switch makes change connection of the signal transmitting unit with the transmission-control signal supplied at a transmitting slot period at a common antenna, and on the other hand, it operates so that change connection of the signal receiving unit may be made with the reception-control signal supplied at a receiving slot period at a common antenna.

[0003] Drawing 4 is the circuit diagram showing an example of the configuration of a known transmission-and-reception electronic switch, and also shows the transceiver circuit section collectively with a transmission-and-reception electronic switch.

[0004] As shown in drawing 4 , the transceiver circuit section The transmission-and-reception electronic switch 41 and the transmitting amplifier 42, The mode-of-operation electronic switch 43, the transmitting-side frequency converter 44, and the transmission-control signal smoothing circuit 45, The transmitting-side buffer circuit 46, a frequency multiplier 47, and a phase-locked loop 48 (PLL), It has a head amplifier 49, the receiving-side frequency converter 50, the reception-control signal smoothing circuit 51, the receiving-side buffer circuit 52, and the transmission-and-reception common antenna 53, and these components are connected so that it may be illustrated by drawing 4 . Moreover, the transmission-and-reception electronic switch 41 is the transmitting-side diode 411. Receiving-side diode 412 Coupling capacitor 413 Inductor 414 Resistance 415 It has the by-pass capacitor 416, and these components are connected so that it may be illustrated by drawing 4 . Furthermore, the transmission-control signal smoothing circuit 45 is an inductor 451. Resistance 452 By-pass capacitor 453 Having, the reception-control signal smoothing circuit 51 is an inductor 511. Resistance 512 By-pass capacitor 513 It has, and these components are connected so that it may be illustrated by drawing 4 .

[0005] In this case, the transmitting amplifier 42, the mode-of-operation electronic switch 43, the transmitting-side frequency converter 44, the transmission-control signal smoothing circuit 45, the transmitting-side buffer circuit 46, the frequency multiplier 47, and the phase-locked loop 48 constitute the signal transmitting unit, and a head amplifier 49, the receiving-side frequency converter 50, the reception-control signal smoothing circuit 51, the receiving-side buffer circuit 52, the frequency multiplier 47, and the phase-locked loop 48 constitute the signal receiving unit.

[0006] In addition, in this transceiver circuit section, the phase-locked loop 48 was shared with the frequency multiplier 47 in the signal transmitting unit and the signal receiving unit, therefore the transmitting-side buffer circuit 46 has been arranged between a frequency multiplier 47 and the transmitting-side frequency converter 44, the receiving-side buffer circuit 52 has been arranged between a frequency multiplier 47 and the receiving-side frequency converter 50, respectively, and the electrical coupling between a signal transmitting unit and a signal receiving unit is prevented.

[0007] Drawing 5 is the explanatory view showing examples, such as a condition of each part in the transceiver circuit section illustrated by drawing 4 , and a signal supply condition.

[0008] Setting to drawing 5 , for the 4th step, the 5th step is [the 1st step / the non-/ of operation / operating state of a phase-locked loop 48, and / the 2nd step / the non-/ of operation / operating state of the transmitting amplifier 42, and / the 3rd step / the supply condition of the transmission-control signal Tx, and / the supply condition of the reception-control signal Rx, and] the transmitting-side diode 411. It is in the electrical-potential-difference supply condition to ends, and an axis of abscissa is time amount.

[0009] It is as follows, when actuation of the transceiver circuit section illustrated by drawing 4 is used together and drawing 5 is explained here.

[0010] First, since the periods before time amount t0 are not any of a transmitting slot period and a receiving slot period, either, the transmission-control signal Tx and the reception-control signal Rx are not supplied. Since the transmission-control signal Tx is not supplied, the mode-of-operation electronic switch 43 is set as a non-mode of operation, the transmitting amplifier 42 has become non-operating state by that cause, and the phase-locked loop 48 has also become non-operating state. Since the transmission-control signal Tx and the reception-control signal Rx are not supplied at this time, the transmission-and-reception electronic switch 41 is the transmitting-side diode 411. Receiving-side diode 412 A zero bias electrical potential difference is impressed and they are both OFF states.

[0011] Next, although a phase-locked loop 48 will start actuation if it becomes time amount t0, there is no change in other operating state and signal states of a component. In addition, when it becomes a transmitting slot period next, a phase-locked loop 48 will be in operating state at this event, because the frequency of the local dispatch signal outputted from a phase-locked loop 48 needs to be stable. And this condition is maintained until it becomes time amount t1.

[0012] Subsequently, if it becomes time amount t1, it will enter at a transmitting slot period and the transmission-control signal Tx will be supplied. Since the transmission-control signal Tx came to be supplied, the mode-of-operation electronic switch 43 will be set as a mode of operation, and thereby, the transmitting amplifier 42 will be in operating state. Since, as for the transmission-and-reception electronic switch 41, the transmission-control signal Tx came to be supplied at this time, it is the transmitting-side diode 411. A forward bias electrical potential difference is impressed and it is turned on. The sending signal supplied at this event is the transmitting-side diode 411 which is in an ON state after frequency conversion is carried out with the transmitting-side frequency converter 44, being changed into necessary transmit frequencies and amplified to necessary level with the transmitting amplifier 42. It lets it pass, the common antenna 53 is supplied, and it is transmitted as an electric wave from the common antenna 53. In addition, since the reception-control signal Rx is not supplied at this event, it is the receiving-side diode 412. It is still in an OFF state. And this condition is maintained until it becomes time amount t2.

[0013] Then, if it becomes time amount t2, a transmitting slot period will expire and supply of the transmission-control signal Tx will be suspended. The mode-of-operation electronic switch 43 will be set as a non-mode of operation by halt of supply of the transmission-control signal Tx, the transmitting amplifier 42 will also change to non-operating state, and a phase-locked loop 48 will also be in non-operating state. Since supply of the transmission-control signal Tx stopped the transmission-and-reception electronic switch 41 at this time, it is the transmitting-side diode 411. A zero bias electrical potential difference is impressed and it is the receiving-side diode 412. It is turned off. And this condition is maintained until it becomes time amount t3.

[0014] Next, although a phase-locked loop 48 will start actuation again if it becomes time amount t3, there is no change in other operating state and signal states of a component. In addition, when it becomes the next receiving slot period as mentioned above, a phase-locked loop 48 will be in operating state at this event, because the frequency of the local dispatch signal outputted from a phase-locked loop 48 needs to be stable. And this condition is maintained until it becomes time amount t4.

[0015] Subsequently, if it becomes time amount t4, it will enter at a receiving slot period and the reception-control signal Rx will be supplied. At this time, the transmission-and-reception electronic switch 41 is the receiving-side diode 412 by having supplied the reception-control signal Rx. A forward bias electrical potential difference is impressed and it is turned on. The input signal received with the common antenna 53 at this event is the receiving-side diode 412 in an ON state. After letting it pass, supplying a head amplifier 49 and being amplified to necessary level with a head amplifier 49, it is changed into a frequency necessary with the receiving-side frequency converter 50, and a utilization circuit (with no graphic display) is supplied. And this condition is maintained until it becomes time amount t5.

[0016] Then, if it becomes time amount t5, a receiving slot period will expire and supply of the reception-control signal Rx will be suspended. Since supply of the reception-control signal Rx stopped the transmission-and-reception electronic switch 41 at this time, it is the receiving-side diode 412. A zero bias electrical potential difference is impressed and it is the transmitting-side diode 411. It is turned off. And this condition is the same as the condition before time amount t0, and the above-mentioned actuation is performed henceforth repeatedly.

[0017]

[Problem(s) to be Solved by the Invention] The transmission-and-reception electronic switch 41 used for said known transceiver circuit section is the transmitting-side diode 411 to a transmitting slot period (time amount t1 thru/or t2). A forward bias electrical potential difference is impressed and, on the other hand, it is the receiving-side diode 412 to a receiving slot period (time amount t4 thru/or t5). A forward bias electrical potential difference is only impressed, and other periods are the transmitting-side diode 411. And receiving-side diode 412 The zero bias electrical potential difference will be impressed.

[0018] Said known transceiver circuit section will be in operating state at the transmitting slot lead time (time amount t0 thru/or t1) before a transmitting slot period. The transmitting-side buffer circuit 46 and a frequency multiplier 47 by the way, for stabilization of operation Although the transmitting amplifier 42 does not operate, a part is revealed, and the local dispatch signal outputted at this event from the phase-locked loop 48 since it had changed into the condition that supply voltage was always switched on is the transmitting-side diode 411. It is supplied. And this revealed local dispatch signal is the transmitting-side diode 411 which has some which are in a high level comparatively in an OFF state. After passing and supplying the common antenna 53, it will be transmitted as jamming from the common antenna 53, and when the level of this jamming is high, it will have a certain effect on a surrounding device.

[0019] This invention was made in view of such a technological background, and the object is in offering the transmission-and-reception electronic switch which made it possible to reduce the leakage signal supplied to the transmitting slot lead time by which actuation of the phase-locked loop before a transmitting slot period is started through transmitting-side diode at a common antenna.

[0020]

[Means for Solving the Problem] In order to attain said object, the transmission-and-reception electronic switch by this invention The transmitting-side diode by which the series connection was carried out between the signal transmitting unit and the common antenna, And the receiving-side diode by which the series connection was carried out between the common antenna and the signal receiving unit is included. It works so that a reverse bias electrical potential difference is impressed to the transmitting slot lead time by which actuation of the phase-locked loop before a transmitting slot period is started by transmitting-side diode, and it is turned off [deep], and a forward bias electrical potential difference may be impressed to a transmitting slot period and it may be turned on.

[0021] If such a means is adopted, to the transmitting slot lead time before a transmitting slot period Since the reverse bias electrical potential difference which is negative bias is impressed to the transmitting-side diode of a transmission-and-reception electronic switch rather than a zero bias electrical potential difference and transmitting-side diode is made into the OFF state deeper than the OFF state at the time of a zero bias electrical potential difference Even if the local dispatch signal which actuation of a phase-locked loop was started by the transmitting slot lead time, and was outputted from the phase-locked loop is supplied to transmitting-side diode by leakage Most is prevented by the deep OFF state of transmitting-side diode, and it is not transmitted to a common antenna side through transmitting-side diode according to it. For this reason, in a transmitting slot lead time, jamming is not transmitted from a common antenna and a surrounding device is not affected.

[0022]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing.

[0023] Drawing 1 is the circuit diagram showing the configuration of the 1st of the gestalt of operation of the transmission-and-reception electronic switch by this invention, and also shows the transceiver circuit section collectively with the transmission-and-reception electronic switch.

[0024] As shown in drawing 1 , the transceiver circuit section by the gestalt of the 1st operation The transmission-and-reception electronic switch 1, the transmitting amplifier 2, the mode-of-operation electronic switch 3, and the transmitting-side frequency converter 4, The transmission-control signal smoothing circuit 5, the transmitting-side buffer circuit 6, and a frequency multiplier 7, A phase-locked loop (PLL) 8, a head amplifier 9, and the receiving-side frequency converter 10, It has the reception-control signal smoothing circuit 11, the receiving-side buffer circuit 12, the transmission-and-reception common antenna 13, the sending-signal input terminal 14, the input-signal output terminal 15, the transmission-control signal input terminal 16, and the reception-control signal input terminal 17.

[0025] Moreover, the transmission-and-reception electronic switch 1 is the transmitting-side diode 11. Receiving-side diode 12 Control transistor 13 Coupling capacitor 14 Inductor 15 The 1st resistance 16 The 2nd resistance 17 The 3rd resistance 18 The 4th resistance 19 It has the by-pass capacitor 110 and the bias voltage supply terminal 111. Furthermore, the transmission-control signal smoothing circuit 5 is an inductor 51. Resistance 52 By-pass capacitor 53 Having, the reception-control signal smoothing circuit 11 is an inductor 111. Resistance 112 By-pass capacitor 113 It has.

[0026] And a transmitting-side input edge is connected to the outgoing end of the transmitting amplifier 2, and the outgoing end of the transmission-control signal smoothing circuit 5, a receiving-side outgoing end is connected to the input edge of a head amplifier 9, and the outgoing end of the reception-control signal smoothing circuit 11, an antenna side I/O edge is connected to the common antenna 13, a transmission-control signal input edge is connected to the transmission-control signal input terminal 16, and, as for the transmission-and-reception electronic switch 1, a reception-control signal input edge is connected to the reception-control signal input terminal 17. An input edge is connected to the outgoing end of the transmitting-side frequency converter 4, and, as for the transmitting amplifier 2, a control edge is connected to the outgoing end of the mode-of-operation electronic switch 3. The 1st input edge is connected to the sending-signal input terminal 14, and, as for the transmitting-side frequency converter 4, the 2nd input edge is connected to the outgoing end of the transmitting-side buffer circuit 6. As for the mode-of-operation electronic switch 3 and the transmission-control signal smoothing circuit 5, an input edge is connected to the transmission-control signal input terminal 16, respectively. An outgoing end is connected to the input edge of the transmitting-side buffer circuit 6 and the receiving-side buffer circuit 12, and, as for a frequency multiplier 7, an input edge is connected to the outgoing end of a phase-locked loop 8. As for a head amplifier 9, an outgoing end is connected to the 1st input edge of the receiving-side frequency converter 10. The outgoing end of the receiving-side buffer circuit 12 is connected for the 2nd input edge, and, as for the receiving-side frequency converter 10, an outgoing end is connected to the input-signal output terminal 15. As for the reception-control signal smoothing circuit 11, an input edge is connected to the reception-control signal input terminal 17.

[0027] Moreover, it sets to the transmission-and-reception electronic switch 1, and is the transmitting-side diode 11. An anode is connected to a transmitting-side input edge, and a cathode is the receiving-side diode 12. It connects with a cathode at the common node a. Control transistor 13 A collector is the 1st resistance 16. And inductor 15 It lets it pass, and connects at the common node a, ground connection of the emitter is carried out, and the base is the 3rd resistance 18. It lets it pass and they are a transmission-control signal input edge and the 4th resistance 19. It lets it pass and connects with a reception-control signal input edge. Coupling capacitor 14 An end is connected at the common node a and the other end is connected to an antenna side I/O edge. The 2nd resistance 17 An end is connected at the common node a and the other end is connected to the bias voltage supply terminal 111. For the by-pass capacitor 110, an end is the 1st resistance 16. Inductor 15 It connects at a node and ground connection of the other end is carried out.

[0028] Furthermore, it sets to the transmission-control signal smoothing circuit 5, and is an inductor 51. An end is connected to an outgoing end and the other end is connected to an input edge. Resistance 52 And by-pass capacitor 53 An end is connected to an input edge and ground connection of the other end is carried out. It sets to the reception-control signal smoothing circuit 11, and is an inductor 111. An end is connected to an outgoing end and the other end is connected to an input edge. Resistance 112 And by-pass capacitor 113 An end is connected to an input edge and ground connection of the other end is carried out.

[0029] In this case, the transmitting amplifier 2, the mode-of-operation electronic switch 3, the transmitting-side frequency converter 4, the transmission-control signal smoothing circuit 5, the transmitting-side buffer circuit 6, the frequency multiplier 7, and the phase-locked loop 8 constitute the signal transmitting unit. Moreover, a head amplifier 9, the receiving-side frequency converter 10, the reception-control signal smoothing circuit 11, the receiving-side buffer circuit 12, the frequency multiplier 7, and the phase-locked loop 8 constitute the signal receiving unit.

[0030] Drawing 2 is the explanatory view showing examples, such as a condition of each part in the transceiver circuit section illustrated by drawing 1 , and a signal supply condition.

[0031] Setting to drawing 2 , for the 4th step, the 5th step is [the 1st step / the non-/ of operation / operating state of a phase-locked loop 8, and / the 2nd step / the non-/ of operation / operating state of the transmitting amplifier 2, and / the 3rd step / the supply condition of the transmission-control signal Tx, and / the supply condition of the reception-control signal Rx, and] the transmitting-side diode 11. It is in the electrical-potential-difference supply condition to ends, and an axis of abscissa is time amount.

[0032] In here, actuation of the transceiver circuit section in the gestalt of the 1st operation illustrated by drawing 1 is used together, and drawing 2 is explained.

[0033] Since the periods before introduction and time amount t0 are not any of a transmitting slot period and a receiving slot period, either, the transmission-control signal Tx is not supplied to the transmission-control signal input terminal 16, and the reception-control signal Rx is not supplied to the reception-control signal input terminal 17. Since the transmission-control signal Tx is not supplied, the mode-of-operation electronic switch 3 is set as the non-mode of operation, the transmitting amplifier 2 has become non-operating state by it, and the phase-locked loop 8 has also become non-operating state. Since supply of the transmission-control signal Tx and the reception-control signal Rx is suspended in the transmission-and-reception electronic switch 1 at this time, Transmitting-side diode 11 Receiving-side diode 12 Each anode side has a touch-down electrical potential difference, and is the control transistor 13. Since it is in an OFF state and the forward electrical potential difference of the bias voltage supply terminal 111 is supplied at the common node a Transmitting-side diode 11 Receiving-side diode 12 Each cathode side has a forward electrical potential difference of the common node a. For this reason, transmitting-side diode 11 Receiving-side diode 12 Both reverse bias electrical potential differences come to be impressed, and it is turned off [deep].

[0034] Next, although a phase-locked loop 8 starts actuation since it will become a transmitting slot lead time before a transmitting slot period, if it becomes time amount t0, there is no change in other operating state and signal states of a component. And such a condition is maintained until it becomes time amount t1.

[0035] Subsequently, if it becomes time amount t1, a transmitting slot period will come and the transmission-control signal Tx will be supplied to the transmission-control signal input terminal 16. By supply of the transmission-control signal Tx, the mode-of-operation electronic switch 3 is set as a mode of operation, and, thereby, changes the transmitting amplifier 2 to operating state from non-operating state. Since the transmission-control signal Tx came to be supplied in the transmission-and-reception electronic switch 1 at this time, it is the transmitting-side diode 11. A forward electrical potential difference almost equal to the transmission-control signal Tx is impressed, and an anode side is the control transistor 13. It is turned on by supply of the transmission-control signal Tx, and the electrical potential difference of the common node a turns into an electrical potential difference approximated, the electrical potential difference quite smaller than the forward electrical potential difference, i.e., the touch-down electrical potential difference, of the bias voltage supply terminal 111. For this reason, transmitting-side diode 11 A forward electrical-potential-difference and cathode side becomes [an anode side] a touch-down electrical potential difference, and a forward bias electrical potential difference is impressed and it is turned on. The sending signal supplied to the sending-signal input terminal 14 at this event is the transmitting-side diode 11 which is in an ON state after frequency conversion is carried out with the transmitting-side frequency converter 4, being changed into necessary transmit frequencies and amplified to necessary level with the transmitting amplifier 2. It lets it pass, the common antenna 13 is supplied, and it is transmitted as an electric wave from the common antenna 13. In addition, it sets at this event and is the receiving-side diode 12. An anode and cathode side is a touch-down electrical potential difference, and since the zero bias electrical potential difference is impressed, it is in an OFF state. And this condition is maintained until it becomes time amount t2.

[0036] Then, if it becomes time amount t2, a transmitting slot period will expire and supply of the transmission-control signal Tx will be suspended. It is set as a non-mode of operation, the transmitting amplifier 2 also changes to non-operating state by that cause, and the mode-of-operation electronic switch 3 also changes a phase-locked loop 8 to non-operating state, when supply of the transmission-control signal Tx stopped. Since supply of the transmission-control signal Tx stopped the transmission-and-reception electronic switch 1 at this time, they are return and the transmitting-side diode 11 to the condition before time amount t0. And receiving-side diode 12 A reverse bias electrical potential difference is impressed, respectively, and it is the transmitting-side diode 11. And receiving-side diode 12 It is turned off [deep]. And this condition is maintained until it becomes time amount t3.

[0037] Next, although a phase-locked loop 8 starts actuation again since it will become a receiving slot lead time before a receiving slot period, if it becomes time amount t3, there is no change in other operating state and signal states of a component in any way. And this condition is maintained until it becomes time amount t4.

[0038] Subsequently, if it becomes time amount t4, a receiving slot period will come and the reception-control signal Rx will be supplied to the reception-control signal input terminal 17. At this time, it is the receiving-side diode 12 by having supplied the reception-control signal Rx in the transmission-and-reception electronic switch 1. A forward electrical potential difference almost equal to the reception-control signal Rx is impressed, and an anode side is the control transistor 13. It is turned on by supply of the reception-control signal Rx, and the electrical potential difference of the common node a turns into an electrical potential difference approximated, the electrical potential difference quite smaller than the forward electrical potential difference, i.e., the touch-down electrical potential difference, of the bias voltage supply terminal 111. For this reason, receiving-side diode 12 A forward electrical-potential-difference and cathode side becomes [an anode side] a touch-down electrical potential difference, and a forward bias electrical potential difference is impressed and it is turned on. The input signal received in the common antenna 13 at this event is the receiving-side diode 12 in an ON state. After letting it pass, supplying a head amplifier 9 and being amplified to necessary level with a head amplifier 9, it is changed into a frequency necessary with the receiving-side frequency converter 10, and a utilization circuit (with no graphic display) is supplied from the input-signal output terminal 15. And this condition is maintained until it becomes time amount t5.

[0039] Then, if it becomes time amount t5, a receiving slot period will expire and supply of the reception-control signal Rx will be suspended. Since supply of the reception-control signal Rx stopped the transmission-and-reception electronic switch 1 at this time, they are return and the transmitting-side diode 11 to the condition before time amount t0. And receiving-side diode 12 A reverse bias electrical potential difference is impressed, respectively, and it is the transmitting-side diode 11. And receiving-side diode 12 It is turned off [deep]. After that, the above-mentioned actuation in time amount t0 thru/or time amount t5 is performed repeatedly.

[0040] According to the gestalt of operation of the 1st of this invention, to thus, the transmitting slot lead time before a transmitting slot period Transmitting-side diode 11 of the transmission-and-reception electronic switch 1 A reverse bias electrical potential difference is impressed and it is the transmitting-side diode 11. Since it is made the deep OFF state The local dispatch signal which actuation of a phase-locked loop 8 was started by the transmitting slot lead time, and was outputted from the phase-locked loop 8 is the transmitting-side diode 11 by leakage. Even if supplied Transmitting-side diode 11 Most is prevented by the deep OFF state and it is the transmitting-side diode 11. It lets it pass and is not transmitted to a common antenna side.

[0041] Continuing drawing 3 is the circuit diagram showing the configuration of the gestalt of operation of the 2nd of the transmission-and-reception electronic switch by this invention.

[0042] When the transmission-and-reception electronic switch 1 of the gestalt of the 2nd operation illustrated by drawing 3 is compared with the transmission-and-reception electronic switch 1 of the gestalt of the 1st operation illustrated by drawing 1 , the transmission-and-reception electronic switch 1 of the gestalt of the 2nd operation Control transistor 13 In the point of having newly connected the 5th resistance 112 to juxtaposition, although it differs from the transmission-and-reception electronic switch 1 of the gestalt of the 1st operation, there is no difference on a configuration between the transmission-and-reception electronic switch 1 of the gestalt of the 2nd operation, and the transmission-and-reception electronic switch 1 of the gestalt of the 1st operation. For this reason, explanation beyond this is omitted about the 2nd configuration of the transmission-and-reception electronic switch 1 of the gestalt of operation.

[0043] In addition, the same sign is attached about the same component as the component shown in drawing 1 in drawing 3 .

[0044] Moreover, actuation of the transmission-and-reception electronic switch 1 of the gestalt of the 2nd operation Control transistor 13 When it is an OFF state, the 1st resistance 16 and the 2nd resistance 17, Although it differs from actuation of the transmission-and-reception electronic switch 1 of the gestalt of the 1st operation a little in the point which can be chosen so that it may become a forward electrical potential difference lower than the bias voltage to which the electrical potential difference of the common node a is supplied by the bias voltage supply terminal 111 by choosing each resistance of the 5th resistance 112 suitably There is no difference substantial between the transmission-and-reception electronic switch 1 of the gestalt of the 2nd operation and the transmission-and-reception electronic switch 1 of the gestalt of the 1st operation about other actuation. furthermore, the operation effectiveness acquired in the transmission-and-reception electronic switch 1 of the gestalt of the 1st operation about the operation effectiveness acquired in the transmission-and-reception electronic switch 1 of the gestalt of the 2nd operation and ****** -- it is the same. For this reason, explanation beyond this is omitted also about actuation and the operation effectiveness of the transmission-and-reception electronic switch 1 of the gestalt of the 2nd operation.

[0045]

[Effect of the Invention] According to this invention, to as mentioned above, the transmitting slot lead time before a transmitting slot period Since it has set up so that a negative reverse bias electrical potential difference may be impressed to the transmitting-side diode of a transmission-and-reception electronic switch and transmitting-side diode may be turned off [deeper than the OFF state at the time of a zero bias electrical potential difference] from a zero bias electrical potential difference at it Even if the local dispatch signal which actuation of a phase-locked loop began to the transmitting slot lead time, and was outputted from the phase-locked loop is supplied to transmitting-side diode by leakage Most is prevented by the deep OFF state of transmitting-side diode, and are effective in being transmitted to a common antenna side through transmitting-side diode being lost. By it Jamming is not transmitted to a transmitting slot lead time from a common antenna, and there is effectiveness of it being said that a surrounding device is not affected.

2-1

(19)日本国特許庁（ＪＰ）　(12) **公開特許公報**（Ａ）　(11)特許出願公開番号
特開2000－286744
（P2000－286744A）
(43)公開日　平成12年10月13日(2000. 10. 13)

(51)Int.Cl.^{7}	識別記号	ＦＩ	テーマコード*(参考)
Ｈ０４Ｂ　1/48		Ｈ０４Ｂ　1/48	５Ｋ０１１

審査請求　未請求　請求項の数５　ＯＬ　（全８頁）

(21)出願番号　特願平11－89961

(22)出願日　平成11年３月30日(1999. 3. 30)

(71)出願人　000010098
アルプス電気株式会社
東京都大田区雪谷大塚町１番７号
(72)発明者　菅野　進
東京都大田区雪谷大塚町１番７号　アルプス電気株式会社内
(74)代理人　100078134
弁理士　武　顕次郎　（外２名）

Ｆターム(参考)　5K011 BA01 DA02 DA07 DA11 DA22
EA05 GA04 KA09

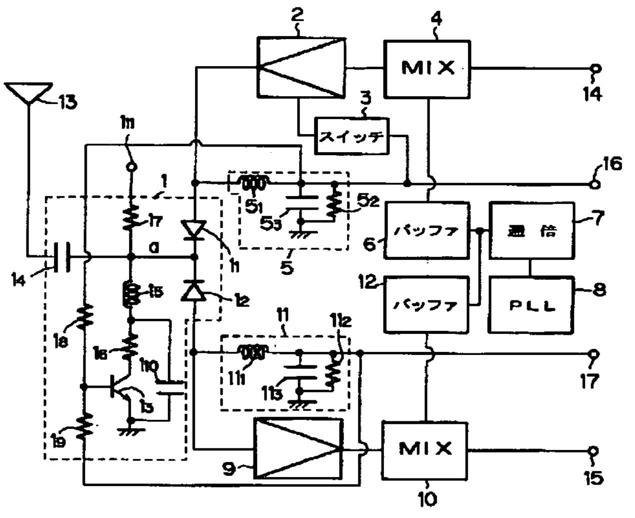
(54)【発明の名称】　送受切替回路

(57)【要約】

【課題】　送信スロット期間に先立つ位相同期ループ（ＰＬＬ）８の動作が開始される送信スロット先行期間に、送信側ダイオード1_1を通して共用アンテナ１３に供給される漏洩信号を低減させることが可能な送受切替回路１を提供する。

【解決手段】　信号送信ユニット２～８と共用アンテナ１３との間に直列接続された送信側ダイオード1_1、及び、共用アンテナ１３と信号受信ユニット８～１２との間に直列接続された受信側ダイオード1_2を含み、送信側ダイオード1_1は、送信スロット期間に先立つ位相同期ループ８の動作が開始される送信スロット先行期間に逆バイアス電圧が印加されて深いオフ状態になり、かつ、送信スロット期間に順バイアス電圧が印加されてオン状態になる。

【図１】



【特許請求の範囲】

【請求項１】　信号送信ユニットと共用アンテナとの間に直列接続された送信側ダイオード、及び、前記共用アンテナと信号受信ユニットとの間に直列接続された受信側ダイオードを含み、前記送信側ダイオードは、送信スロット期間に先立つ位相同期ループの動作が開始される送信スロット先行期間に逆バイアス電圧が印加されて深いオフ状態になり、かつ、前記送信スロット期間に順バイアス電圧が印加されてオン状態になることを特徴とする送受切替回路。

【請求項２】　前記送信側ダイオードは、一端に送信制御信号で駆動される制御トランジスタを含む分圧回路が接続され、前記分圧回路は、前記送信制御信号の非印加時に前記送信側ダイオードに逆バイアス電圧を印加し、前記送信制御信号の印加時に前記送信側ダイオードに順バイアス電圧を印加することを特徴とする請求項１に記載の送受切替回路。

【請求項３】　前記分圧回路は、少なくとも前記制御トランジスタと抵抗分圧器との直列接続からなり、前記抵抗分圧器の分圧点が前記送信側ダイオードの一端に接続されていることを特徴とする請求項２に記載の送受切替回路。

【請求項４】　前記受信側ダイオードは、一端に受信制御信号で駆動される制御トランジスタを含む分圧回路が接続され、前記分圧回路は、前記受信制御信号の印加時に受信側ダイオードに順バイアス電圧を印加することを特徴とする請求項１に記載の送受切替回路。

【請求項５】　前記送信側ダイオードに接続された前記分圧回路と前記受信側ダイオードに接続された前記分圧回路とは共用のものであって、前記制御トランジスタは前記送信制御信号及び前記受信制御信号で駆動されることを特徴とする請求項２乃至４に記載の送受切替回路。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、送受切替回路に係わり、特に、送信側ダイオードと受信側ダイオードとを含み、信号送信時に信号送信ユニットを共用アンテナに、信号受信時に信号受信ユニットを共用アンテナに切替接続する送受切替回路に関する。

【０００２】

【従来の技術】従来、携帯用電話機及びコードレス電話機等の時分割２重（ＴＤＤ）方式の電話機は、信号送信ユニットと信号受信ユニットと共用アンテナとを備えており、信号送信ユニットと共用アンテナとの切替接続及び信号受信ユニットと共用アンテナとの切替接続にダイオードを含む送受切替回路が用いられている。そして、この送受切替回路は、送信スロット期間に供給される送信制御信号によって信号送信ユニットを共用アンテナに切替接続し、一方、受信スロット期間に供給される受信制御信号によって信号受信ユニットを共用アンテナに切替接続するように動作する。

【０００３】図４は、既知の送受切替回路の構成の一例を示す回路図であって、送受切替回路とともに送受信回路部も併せて示すものである。

【０００４】図４に示されるように、送受信回路部は、送受切替回路４１と、送信増幅器４２と、動作モード切替回路４３と、送信側周波数変換器４４と、送信制御信号平滑回路４５と、送信側バッファ回路４６と、周波数逓倍器４７と、位相同期ループ（ＰＬＬ）４８と、受信増幅器４９と、受信側周波数変換器５０と、受信制御信号平滑回路５１と、受信側バッファ回路５２と、送受共用アンテナ５３とを備え、これらの構成要素は図４に図示されるように接続されている。また、送受切替回路４１は、送信側ダイオード４１$_1$ と、受信側ダイオード４１$_2$ と、結合コンデンサ４１$_3$ と、インダクタ４１$_4$ と、抵抗４１$_5$ と、側路コンデンサ４１$_6$とを備え、これらの構成要素は図４に図示されるように接続されている。さらに、送信制御信号平滑回路４５は、インダクタ４５$_1$ と、抵抗４５$_2$ と、側路コンデンサ４５$_3$ とを備え、受信制御信号平滑回路５１は、インダクタ５１$_1$ と、抵抗５１$_2$ と、側路コンデンサ５１$_3$ とを備え、これらの構成要素は図４に図示されるように接続されている。

【０００５】この場合、送信増幅器４２と、動作モード切替回路４３と、送信側周波数変換器４４と、送信制御信号平滑回路４５と、送信側バッファ回路４６と、周波数逓倍器４７と、位相同期ループ４８は、信号送信ユニットを構成しており、受信増幅器４９と、受信側周波数変換器５０と、受信制御信号平滑回路５１と、受信側バッファ回路５２と、周波数逓倍器４７と、位相同期ループ４８は、信号受信ユニットを構成している。

【０００６】なお、この送受信回路部においては、周波数逓倍器４７と位相同期ループ４８が信号送信ユニット及び信号受信ユニットにおいて共用されており、そのために周波数逓倍器４７と送信側周波数変換器４４の間に送信側バッファ回路４６を、周波数逓倍器４７と受信側周波数変換器５０との間に受信側バッファ回路５２をそれぞれ配置し、信号送信ユニットと信号受信ユニットとの間の電気的結合を防いでいる。

【０００７】図５は、図４に図示された送受信回路部における各部の状態及び信号供給状態等の一例を示す説明図である。

【０００８】図５において、１段目は位相同期ループ４８の動作非動作状態、２段目は送信増幅器４２の動作非動作状態、３段目は送信制御信号Ｔｘの供給状態、４段目は受信制御信号Ｒｘの供給状態、５段目は送信側ダイオード４１$_1$ の両端への電圧供給状態であり、横軸は時間である。

【０００９】ここで、図４に図示された送受信回路部の動作を図５を併用して説明すると、次の通りである。

【００１０】まず、時間ｔ０以前の期間は、送信スロット期間及び受信スロット期間のいずれでもないので、送信制御信号Ｔｘ及び受信制御信号Ｒｘが供給されない。動作モード切替回路４３は送信制御信号Ｔｘが供給されないので、非動作モードに設定され、それにより送信増幅器４２は非動作状態になっており、位相同期ループ４８も非動作状態になっている。このとき、送受切替回路４１は、送信制御信号Ｔｘ及び受信制御信号Ｒｘが供給されないため、送信側ダイオード４１$_1$と受信側ダイオード４１$_2$にゼロバイアス電圧が印加され、ともにオフ状態である。

【００１１】次に、時間ｔ０になると、位相同期ループ４８が動作を開始するが、その他の構成要素の動作状態及び信号状態に変化がない。なお、位相同期ループ４８がこの時点に動作状態になるのは、次に送信スロット期間になった際に、位相同期ループ４８から出力される局部発信信号の周波数が安定化している必要があるためである。そして、この状態は、時間ｔ１になるまで持続する。

【００１２】次いで、時間ｔ１になると、送信スロット期間に入り、送信制御信号Ｔｘが供給される。動作モード切替回路４３は送信制御信号Ｔｘが供給されるようになったので、動作モードに設定され、それにより送信増幅器４２は動作状態になる。このとき、送受切替回路４１は、送信制御信号Ｔｘが供給されるようになったので、送信側ダイオード４１$_1$に順バイアス電圧が印加され、オン状態になる。この時点に供給された送信信号は、送信側周波数変換器４４で周波数変換されて所要の送信周波数に変換され、送信増幅器４２で所要レベルまで増幅された後、オン状態にある送信側ダイオード４１$_1$を通して共用アンテナ５３に供給され、共用アンテナ５３から電波として送信される。なお、この時点においては、受信制御信号Ｒｘが供給されないので、受信側ダイオード４１$_2$は依然としてオフ状態にある。そして、この状態は時間ｔ２になるまで持続する。

【００１３】続いて、時間ｔ２になると、送信スロット期間が終了し、送信制御信号Ｔｘの供給が停止される。動作モード切替回路４３は送信制御信号Ｔｘの供給の停止により非動作モードに設定され、送信増幅器４２も非動作状態に変化し、位相同期ループ４８も非動作状態になる。このとき、送受切替回路４１は、送信制御信号Ｔｘの供給が停止したので、送信側ダイオード４１$_1$にゼロバイアス電圧が印加され、受信側ダイオード４１$_2$とともにオフ状態になる。そして、この状態は時間ｔ３になるまで持続する。

【００１４】次に、時間ｔ３になると、再び位相同期ループ４８が動作を開始するが、その他の構成要素の動作状態及び信号状態に変化がない。なお、位相同期ループ４８がこの時点に動作状態になるのは、前述のように次の受信スロット期間になった際に、位相同期ループ４８から出力される局部発信信号の周波数が安定化している必要があるためである。そして、この状態は、時間ｔ４になるまで持続する。

【００１５】次いで、時間ｔ４になると、受信スロット期間に入り、受信制御信号Ｒｘが供給される。このとき、送受切替回路４１は、受信制御信号Ｒｘが供給されたことにより受信側ダイオード４１$_2$に順バイアス電圧が印加され、オン状態になる。この時点に共用アンテナ５３で受信された受信信号は、オン状態にある受信側ダイオード４１$_2$を通して受信増幅器４９に供給され、受信増幅器４９で所要レベルまで増幅された後、受信側周波数変換器５０で所要の周波数に変換され、利用回路（図示なし）に供給される。そして、この状態は、時間ｔ５になるまで持続する。

【００１６】続いて、時間ｔ５になると、受信スロット期間が終了し、受信制御信号Ｒｘの供給が停止される。このとき、送受切替回路４１は、受信制御信号Ｒｘの供給が停止したので、受信側ダイオード４１$_2$にゼロバイアス電圧が印加され、送信側ダイオード４１$_1$とともにオフ状態になる。そして、この状態は時間ｔ０以前の状態と同じであり、以後、前述の動作が繰り返し実行される。

【００１７】

【発明が解決しようとする課題】前記既知の送受信回路部に用いられている送受切替回路４１は、送信スロット期間（時間ｔ１乃至ｔ２）に送信側ダイオード４１$_1$に順バイアス電圧が印加され、一方、受信スロット期間（時間ｔ４乃至ｔ５）に受信側ダイオード４１$_2$に順バイアス電圧が印加されるだけで、その他の期間は送信側ダイオード４１$_1$及び受信側ダイオード４１$_2$にゼロバイアス電圧が印加された状態になっている。

【００１８】ところで、前記既知の送受信回路部は、送信スロット期間に先立つ送信スロット先行期間（時間ｔ０乃至ｔ１）に動作状態になり、また、送信側バッファ回路４６と周波数逓倍器４７は動作の安定化のために、常時、電源電圧が投入された状態になっているので、この時点に位相同期ループ４８から出力された局部発信信号は、送信増幅器４２が非動作であるにも係わらず、一部が漏洩して送信側ダイオード４１$_1$に供給される。そして、この漏洩した局部発信信号は、比較的高レベルにあるものがオフ状態にある送信側ダイオード４１$_1$を通過し、共用アンテナ５３に供給された後、共用アンテナ５３から妨害電波として送信されることになり、この妨害電波のレベルが高い場合、周辺の機器に何等かの影響を及ぼすことになる。

【００１９】本発明は、このような技術的背景に鑑みてなされたもので、その目的は、送信スロット期間に先立つ位相同期ループの動作が開始される送信スロット先行期間に、送信側ダイオードを通して共用アンテナに供給される漏洩信号を低減させることを可能にした送受切替

回路を提供することにある。

【００２０】

【課題を解決するための手段】前記目的を達成するために、本発明による送受切替回路は、信号送信ユニットと共用アンテナとの間に直列接続された送信側ダイオード、及び、共用アンテナと信号受信ユニットとの間に直列接続された受信側ダイオードを含み、送信側ダイオードに、送信スロット期間に先立つ位相同期ループの動作が開始される送信スロット先行期間に逆バイアス電圧が印加されて深いオフ状態になり、かつ、送信スロット期間に順バイアス電圧が印加されてオン状態になるように働くものである。

【００２１】このような手段を採用すれば、送信スロット期間に先立つ送信スロット先行期間に、送受切替回路の送信側ダイオードにゼロバイアス電圧よりも負バイアスである逆バイアス電圧を印加し、送信側ダイオードをゼロバイアス電圧時のオフ状態よりも深いオフ状態にしているので、送信スロット先行期間に位相同期ループの動作が開始され、位相同期ループから出力された局部発信信号が漏洩によって送信側ダイオードに供給されたとしても、送信側ダイオードの深いオフ状態によって大部分が阻止され、送信側ダイオードを通して共用アンテナ側に伝送されることがない。このため、送信スロット先行期間において、共用アンテナから妨害電波が送信されることはなく、周辺の機器に影響を及ぼすことはない。

【００２２】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。

【００２３】図１は、本発明による送受切替回路の第１の実施の形態の構成を示す回路図であって、送受切替回路とともに送受信回路部も併せて示しているものである。

【００２４】図１に示されるように、第１の実施の形態による送受信回路部は、送受切替回路１と、送信増幅器２と、動作モード切替回路３と、送信側周波数変換器４と、送信制御信号平滑回路５と、送信側バッファ回路６と、周波数逓倍器７と、位相同期ループ（ＰＬＬ）８と、受信増幅器９と、受信側周波数変換器１０と、受信制御信号平滑回路１１と、受信側バッファ回路１２と、送受共用アンテナ１３と、送信信号入力端子１４と、受信信号出力端子１５と、送信制御信号入力端子１６と、受信制御信号入力端子１７とを備えている。

【００２５】また、送受切替回路１は、送信側ダイオード1_{1}と、受信側ダイオード1_{2}と、制御トランジスタ1_{3}と、結合コンデンサ1_{4}と、インダクタ1_{5}と、第１抵抗1_{6}と、第２抵抗1_{7}と、第３抵抗1_{8}と、第４抵抗1_{9}と、側路コンデンサ1_{10}と、バイアス電圧供給端子1_{11}とを備えている。さらに、送信制御信号平滑回路５は、インダクタ5_{1}と、抵抗5_{2}と、側路コンデンサ5_{3}とを備え、受信制御信号平滑回路１１は、インダクタ11_{1}と、抵抗11_{2}と、側路コンデンサ11_{3}とを備えている。

【００２６】そして、送受切替回路１は、送信側入力端が送信増幅器２の出力端と送信制御信号平滑回路５の出力端に接続され、受信側出力端が受信増幅器９の入力端と受信制御信号平滑回路１１の出力端に接続され、アンテナ側入出力端が共用アンテナ１３に接続され、送信制御信号入力端が送信制御信号入力端子１６に接続され、受信制御信号入力端が受信制御信号入力端子１７に接続される。送信増幅器２は、入力端が送信側周波数変換器４の出力端に接続され、制御端が動作モード切替回路３の出力端に接続される。送信側周波数変換器４は、第１入力端が送信信号入力端子１４に接続され、第２入力端が送信側バッファ回路６の出力端に接続される。動作モード切替回路３及び送信制御信号平滑回路５は、それぞれ入力端が送信制御信号入力端子１６に接続される。周波数逓倍器７は、出力端が送信側バッファ回路６と受信側バッファ回路１２の入力端に接続され、入力端が位相同期ループ８の出力端に接続される。受信増幅器９は、出力端が受信側周波数変換器１０の第１入力端に接続される。受信側周波数変換器１０は、第２入力端が受信側バッファ回路１２の出力端の接続され、出力端が受信信号出力端子１５に接続される。受信制御信号平滑回路１１は、入力端が受信制御信号入力端子１７に接続される。

【００２７】また、送受切替回路１において、送信側ダイオード1_{1}は、アノードが送信側入力端に接続され、カソードが受信側ダイオード1_{2}のカソードとともに共通接続点ａに接続される。制御トランジスタ1_{3}は、コレクタが第１抵抗1_{6}及びインダクタ1_{5}を通して共通接続点ａに接続され、エミッタが接地接続され、ベースが第３抵抗1_{8}を通して送信制御信号入力端と第４抵抗1_{9}を通して受信制御信号入力端に接続される。結合コンデンサ1_{4}は、一端が共通接続点ａに接続され、他端がアンテナ側入出力端に接続される。第２抵抗1_{7}は、一端が共通接続点ａに接続され、他端がバイアス電圧供給端子1_{11}に接続される。側路コンデンサ1_{10}は、一端が第１抵抗1_{6}とインダクタ1_{5}の接続点に接続され、他端が接地接続される。

【００２８】さらに、送信制御信号平滑回路５において、インダクタ5_{1}は、一端が出力端に接続され、他端が入力端に接続される。抵抗5_{2}及び側路コンデンサ5_{3}は、一端が入力端に接続され、他端が接地接続される。受信制御信号平滑回路１１において、インダクタ11_{1}は、一端が出力端に接続され、他端が入力端に接続される。抵抗11_{2}及び側路コンデンサ11_{3}は、一端が入力端に接続され、他端が接地接続される。

【００２９】この場合、送信増幅器２と、動作モード切替回路３と、送信側周波数変換器４と、送信制御信号平滑回路５と、送信側バッファ回路６と、周波数逓倍器７

と、位相同期ループ８は、信号送信ユニットを構成している。また、受信増幅器９と、受信側周波数変換器１０と、受信制御信号平滑回路１１と、受信側バッファ回路１２と、周波数逓倍器７と、位相同期ループ８は、信号受信ユニットを構成している。

【００３０】図２は、図１に図示された送受信回路部における各部の状態及び信号供給状態等の一例を示す説明図である。

【００３１】図２において、１段目は位相同期ループ８の動作非動作状態、２段目は送信増幅器２の動作非動作状態、３段目は送信制御信号Ｔｘの供給状態、４段目は受信制御信号Ｒｘの供給状態、５段目は送信側ダイオード1_1の両端への電圧供給状態であり、横軸は時間である。

【００３２】ここにおいて、図１に図示された第１の実施の形態における送受信回路部の動作を、図２を併用して説明する。

【００３３】始めに、時間ｔ０以前の期間は、送信スロット期間及び受信スロット期間のいずれでもないので、送信制御信号入力端子１６に送信制御信号Ｔｘが供給されず、受信制御信号入力端子１７に受信制御信号Ｒｘが供給されない。動作モード切替回路３は、送信制御信号Ｔｘが供給されないので、非動作モードに設定されており、それによって送信増幅器２は非動作状態になっており、位相同期ループ８も非動作状態になっている。このとき、送受切替回路１においては、送信制御信号Ｔｘ及び受信制御信号Ｒｘの供給が停止されているため、送信側ダイオード1_1と受信側ダイオード1_2の各アノード側は接地電圧になっており、また、制御トランジスタ1_3はオフ状態にあって、共通接続点ａにバイアス電圧供給端子1_{11}の正電圧が供給されるので、送信側ダイオード1_1と受信側ダイオード1_2の各カソード側は共通接続点ａの正電圧になっている。このため、送信側ダイオード1_1と受信側ダイオード1_2は、ともに逆バイアス電圧が印加されるようになり、深いオフ状態になる。

【００３４】次に、時間ｔ０になると、送信スロット期間に先立つ送信スロット先行期間になるので、位相同期ループ８が動作を開始するが、その他の構成要素の動作状態及び信号状態には変化がない。そして、このような状態は、時間ｔ１になるまで持続する。

【００３５】次いで、時間ｔ１になると、送信スロット期間になり、送信制御信号入力端子１６に送信制御信号Ｔｘが供給される。動作モード切替回路３は送信制御信号Ｔｘの供給によって動作モードに設定され、それにより送信増幅器２は非動作状態から動作状態に変わる。このとき、送受切替回路１においては、送信制御信号Ｔｘが供給されるようになったので、送信側ダイオード1_1のアノード側は送信制御信号Ｔｘにほぼ等しい正電圧が印加され、また、制御トランジスタ1_3は、送信制御信号Ｔｘの供給によってオン状態になり、共通接続点ａの電圧はバイアス電圧供給端子1_{11}の正電圧よりもかなり小さい電圧、すなわち、接地電圧に近似した電圧になる。このため、送信側ダイオード1_1は、アノード側が正電圧、カソード側が接地電圧になって順バイアス電圧が印加され、オン状態になる。この時点に送信信号入力端子１４に供給された送信信号は、送信側周波数変換器４で周波数変換されて所要の送信周波数に変換され、送信増幅器２で所要レベルまで増幅された後、オン状態にある送信側ダイオード1_1を通して共用アンテナ１３に供給され、共用アンテナ１３から電波として送信される。なお、この時点においては、受信側ダイオード1_2は、アノード側及びカソード側が接地電圧で、ゼロバイアス電圧が印加されているので、オフ状態にある。そして、この状態は時間ｔ２になるまで持続する。

【００３６】続いて、時間ｔ２になると、送信スロット期間が終了し、送信制御信号Ｔｘの供給が停止される。動作モード切替回路３は送信制御信号Ｔｘの供給が停止したことにより非動作モードに設定され、それにより送信増幅器２も非動作状態に変化し、位相同期ループ８も非動作状態に変わる。このとき、送受切替回路１は、送信制御信号Ｔｘの供給が停止したので、時間ｔ０以前の状態に戻り、送信側ダイオード1_1及び受信側ダイオード1_2にそれぞれ逆バイアス電圧が印加され、送信側ダイオード1_1及び受信側ダイオード1_2は、深いオフ状態になる。そして、この状態は時間ｔ３になるまで持続する。

【００３７】次に、時間ｔ３になると、受信スロット期間に先立つ受信スロット先行期間になるので、再び位相同期ループ８が動作を開始するが、その他の構成要素の動作状態及び信号状態には何等変化がない。そして、この状態は、時間ｔ４になるまで持続する。

【００３８】次いで、時間ｔ４になると、受信スロット期間になり、受信制御信号入力端子１７に受信制御信号Ｒｘが供給される。このとき、送受切替回路１においては、受信制御信号Ｒｘが供給されたことにより、受信側ダイオード1_2のアノード側は受信制御信号Ｒｘにほぼ等しい正電圧が印加され、また、制御トランジスタ1_3は、受信制御信号Ｒｘの供給によってオン状態になり、共通接続点ａの電圧はバイアス電圧供給端子1_{11}の正電圧よりもかなり小さい電圧、すなわち、接地電圧に近似した電圧になる。このため、受信側ダイオード1_2は、アノード側が正電圧、カソード側が接地電圧になって順バイアス電圧が印加され、オン状態になる。この時点に共用アンテナ１３において受信された受信信号は、オン状態にある受信側ダイオード1_2を通して受信増幅器９に供給され、受信増幅器９で所要レベルまで増幅された後、受信側周波数変換器１０で所要の周波数に変換され、受信信号出力端子１５から利用回路（図示なし）に供給される。そして、この状態は、時間ｔ５になるまで持続する。

【００３９】続いて、時間ｔ５になると、受信スロット期間が終了し、受信制御信号Ｒｘの供給が停止される。このとき、送受切替回路１は、受信制御信号Ｒｘの供給が停止したので、時間ｔ０以前の状態に戻り、送信側ダイオード1_1及び受信側ダイオード1_2にそれぞれ逆バイアス電圧が印加され、送信側ダイオード1_1及び受信側ダイオード1_2は、深いオフ状態になる。その後は、時間ｔ０乃至時間ｔ５における前述の動作が繰り返し実行される。

【００４０】このように、本発明の第１の実施の形態によれば、送信スロット期間に先立つ送信スロット先行期間に、送受切替回路１の送信側ダイオード1_1に逆バイアス電圧を印加し、送信側ダイオード1_1を深いオフ状態にしているので、送信スロット先行期間に位相同期ループ８の動作が開始され、位相同期ループ８から出力された局部発信信号が漏洩によって送信側ダイオード1_1に供給されたとしても、送信側ダイオード1_1の深いオフ状態によって大部分が阻止され、送信側ダイオード1_1を通して共用アンテナ側に伝送されることはない。

【００４１】続く、図３は、本発明による送受切替回路の第２の実施の形態の構成を示す回路図である。

【００４２】図３に図示された第２の実施の形態の送受切替回路１と図１に図示された第１の実施の形態の送受切替回路１とを比べると、第２の実施の形態の送受切替回路１は、制御トランジスタ1_3に並列に新たに第５抵抗1_{12}を接続している点において、第１の実施の形態の送受切替回路１と異なっているが、その他に、第２の実施の形態の送受切替回路１と第１の実施の形態の送受切替回路１との間に構成上の違いはない。このため、第２の実施の形態の送受切替回路１の構成については、これ以上の説明を省略する。

【００４３】なお、図３において図１に示された構成要素と同じ構成要素については同じ符号を付けている。

【００４４】また、第２の実施の形態の送受切替回路１の動作は、制御トランジスタ1_3がオフ状態のとき、第１抵抗1_6、第２抵抗1_7、第５抵抗1_{12}の各抵抗値を適宜選択することによって共通接続点ａの電圧をバイアス電圧供給端子1_{11}に供給されるバイアス電圧よりも低い正電圧になるように選ぶことができる点において第１の実施の形態の送受切替回路１の動作とやや異なるが、その他の動作については、第２の実施の形態の送受切替回路１と第１の実施の形態の送受切替回路１との間に実質的な違いはなく、さらに、第２の実施の形態の送受切替回路１で得られる作用効果については、第１の実施の形態の送受切替回路１で得られる作用効果と殆んど同じである。このため、第２の実施の形態の送受切替回路１の動作及び作用効果についても、これ以上の説明を省略する。

【００４５】

【発明の効果】以上のように、本発明によれば、送信スロット期間に先立つ送信スロット先行期間に、送受切替回路の送信側ダイオードにゼロバイアス電圧よりも負の逆バイアス電圧を印加し、送信側ダイオードをゼロバイアス電圧時のオフ状態よりも深いオフ状態になるように設定しているので、送信スロット先行期間に位相同期ループの動作が開始し、位相同期ループから出力された局部発信信号が漏洩によって送信側ダイオードに供給されたとしても、送信側ダイオードの深いオフ状態によって大部分が阻止され、送信側ダイオードを通して共用アンテナ側に伝送されることがなくなるという効果があり、それによって、送信スロット先行期間に、共用アンテナから妨害電波が送信されることはなく、周辺の機器に影響を及ぼすことはないというという効果がある。

【図面の簡単な説明】

【図１】本発明による送受切替回路の実施の形態の１つの構成を示す回路図である。

【図２】図１に図示された送受信回路部における各部の状態及び信号供給状態等の一例を示す説明図である。

【図３】本発明による送受切替回路の実施の形態の他の構成を示す回路図である。

【図４】既知の送受切替回路の構成の一例を示す回路図であっ

【図５】図４に図示された送受信回路部における各部の状態及び信号供給状態等の一例を示す説明図である。

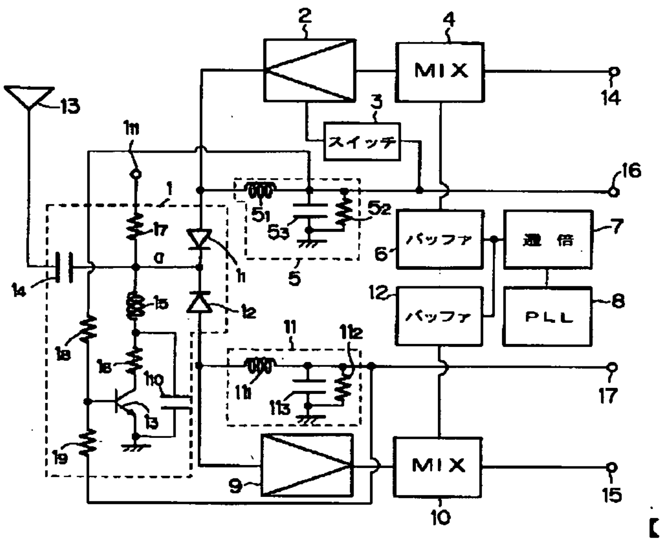
【符号の説明】

１	送受切替回路
1_1	送信側ダイオード
1_2	受信側ダイオード
1_3	制御トランジスタ
1_4	結合コンデンサ
1_5	インダクタ
1_6	第１抵抗
1_7	第２抵抗
1_8	第３抵抗
1_9	第４抵抗
1_{10}	側路コンデンサ
1_{11}	バイアス電圧供給端子
1_{12}	第５抵抗
２	送信増幅器２
３	動作モード切替回路
４	送信側周波数変換器
５	送信制御信号平滑回路
5_1、11_1	インダクタ
5_2、11_2	抵抗
5_3、11_3	側路コンデンサ
６	送信側バッファ回路
７	周波数逓倍器
８	位相同期ループ（ＰＬＬ）
９	受信増幅器
１０	受信側周波数変換器

１１　受信制御信号平滑回路
１２　受信側バッファ回路
１３　送受共用アンテナ
１４　送信信号入力端子
１５　受信信号出力端子
１６　送信制御信号入力端子
１７　受信制御信号入力端子

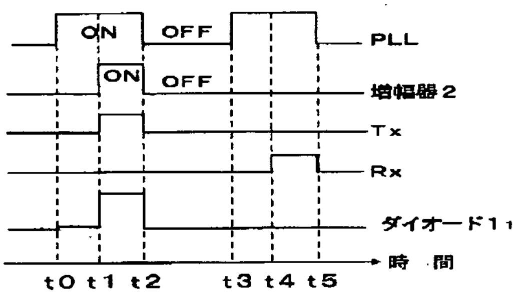
【図１】

【図1】



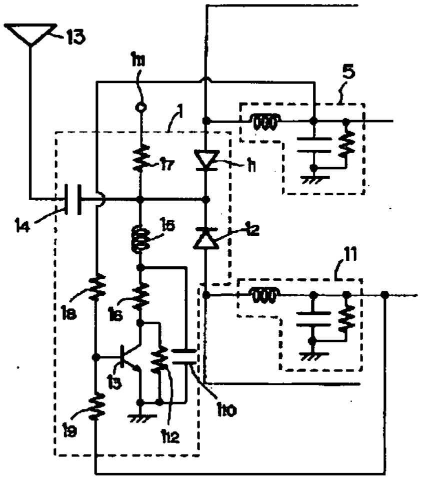
【図２】

【図2】



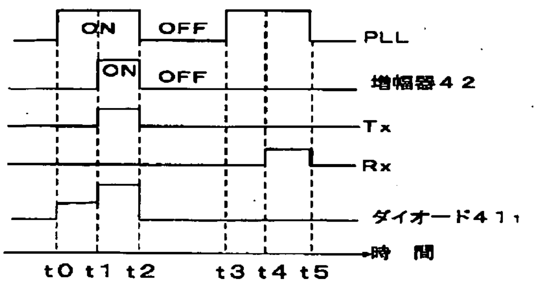
【図３】

【図3】



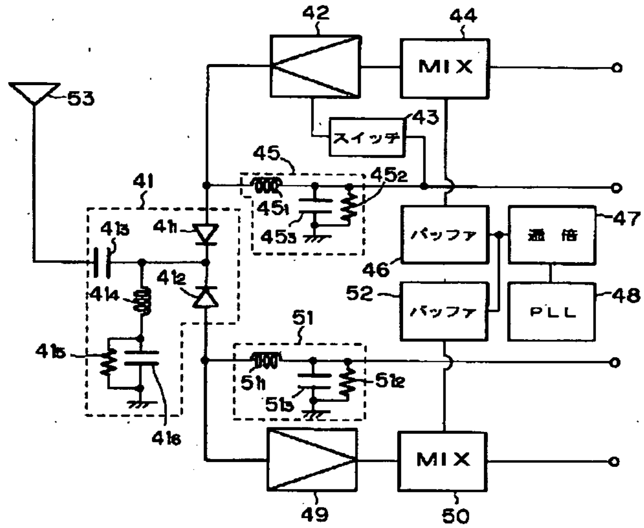
【図５】

【図5】



【図４】

【図4】


42
44
MIX
53
スイッチ
43
45
45_2
41
45_1
45_3
41_3
41_1
バッファ
逓倍
47
46
41_4
41_2
52
バッファ
PLL
48
51
41_5
51_1
51_2
51_3
41_6
MIX
49
50